

LaurTec

KiCad

Progettare PCB a 4 layers

PCBWay

Sponsor del corso KiCad

Autore : *Mauro Laurenti*

ID: AN5002-IT

INFORMATIVA

Come prescritto dall'art. 1, comma 1, della legge 21 maggio 2004 n.128, l'autore avvisa di aver assolto, per la seguente opera dell'ingegno, a tutti gli obblighi della legge 22 Aprile del 1941 n. 633, sulla tutela del diritto d'autore.

Tutti i diritti di questa opera sono riservati. Ogni riproduzione ed ogni altra forma di diffusione al pubblico dell'opera, o parte di essa, senza un'autorizzazione scritta dell'autore, rappresenta una violazione della legge che tutela il diritto d'autore, in particolare non ne è consentito un utilizzo per trarne profitto.

La mancata osservanza della legge 22 Aprile del 1941 n. 633 è perseguibile con la reclusione o sanzione pecuniaria, come descritto al Titolo III, Capo III, Sezione II.

A norma dell'art. 70 è comunque consentito, per scopi di critica o discussione, il riassunto e la citazione, accompagnati dalla menzione del titolo dell'opera e dal nome dell'autore.

AVVERTENZE

I progetti presentati non hanno la marcatura CE, quindi non possono essere utilizzati per scopi commerciali nella Comunità Economica Europea.

Chiunque decida di far uso delle nozioni riportate nella seguente opera o decida di realizzare i circuiti proposti, è tenuto pertanto a prestare la massima attenzione in osservanza alle normative in vigore sulla sicurezza.

L'autore declina ogni responsabilità per eventuali danni causati a persone, animali o cose derivante dall'utilizzo diretto o indiretto del materiale, dei dispositivi o del software presentati nella seguente opera.

Si fa inoltre presente che quanto riportato viene fornito così com'è, a solo scopo didattico e formativo, senza garanzia alcuna della sua correttezza.

L'autore ringrazia anticipatamente per la segnalazione di ogni errore.

Tutti i marchi citati in quest'opera sono dei rispettivi proprietari.

Indice

Introduzione.....	4
Motivazioni per passare da 2 layer a 4 layer.....	4
Impostare KiCad per 4 layer.....	5
Considerazioni quando si lavora con 4 layer.....	8
Conclusioni.....	14
Bibliografia.....	15
History.....	15

Introduzione

Il PCB deve essere considerato un componente del proprio sistema e deve essere progettato in maniera opportuna al fine di soddisfare le specifiche tecniche. Il costo del PCB può portare a determinati compromessi ma le giuste considerazioni devono guidare le fasi progettuali. In questo Capitolo si introdurrà la progettazione di PCB a 4 layers, mostrando le ragioni tecniche che portano a preferirli rispetto ai PCB a 2 layer. In ultimo sono mostrati alcuni aspetti da tenere a mente per la realizzazione degli stessi, al fine di aiutare l'assemblaggio e il test. Molte delle considerazioni mostrate per la realizzazione di PCB a 4 layers, possono essere estese a più layer.

Motivazioni per passare da 2 layer a 4 layer

Il PCB, in quanto parte del sistema, deve essere propriamente progettato. All'inizio della fase progettuale, bisogna rispondere alla domanda, quanti layer utilizzare?

La risposta non è immediata, ma la fortuna è che si può cambiare idea anche dopo aver avviato il progetto.

Il minimo di layer è spesso 2, sebbene da un punto di vista economico, per alti volumi si potrebbe considerare anche 1 layer. Non tutti i produttori offrono la possibilità di avere 1 layer, il quale spesso deve essere considerato come un 2 layer, dove non viene utilizzato 1 layer. In ogni modo, da un punto di vista tecnico, ci possono essere ottime ragioni per non tentare di usare 1 layer. Infatti 2 layer offrono, grazie ai fori passanti metallizzati, una maggiore resistenza meccanica delle saldature (per i componenti con reofori). Inoltre con 2 layer si ha la possibilità di avere un piano di massa. Questo secondo aspetto, è di particolare importanza qualora si debbano soddisfare le difficoltà tecniche richieste dalle normative europee che coprono i sistemi elettronici. Il piano di massa aiuta infatti a ridurre il percorso di ritorno delle correnti che circolano nel sistema. Questo si traduce nel fatto che l'area contenuta in questi percorsi viene ridotta, per cui i campi elettromagnetici generati ed irradiati sono ridotti.

Ridurre il percorso di ritorno della corrente, si traduce nel fatto che l'induttanza parassita delle piste viene ridotto, per cui sistemi come alimentatori switching o con segnali elettrici rapidi (alta banda), possono viaggiare più "facilmente" sulle piste stesse.

Avere un piano di massa sparso su un livello (layer) non è in generale sufficiente per ottenere tutti i benefici descritti, per ottenere questo bisogna avere un piano di massa omogeneo (*solid ground layer*). In prodotti di qualità questo può portare in automatico alla scelta di 4 layer piuttosto che 2. In questo modo è più facile poter dedicare un layer alla massa e ottenere i benefici descritti.

Sebbene si possa ottenere un piano di massa omogeneo anche con 2 layer, bisogna tenere conto che la distanza di 1.6mm, tipica dello spessore di un PCB standard, può essere già relativamente grande e causare ancora un'induttanza elevata per cm associata alle piste. Per poter ridurre in maniera efficace l'induttanza delle piste, è necessario spesso avvicinare il piano di massa il più possibile. Per fare questo è necessario avere PCB a 4 o più layer. In questo modo dividendo 1.6mm in più layer, può essere ridotta la distanza tra le piste e il piano di massa.

L'aumento dei costi per PCB a 4 layer, può essere spesso una ragione per cercare di rimanere con 2 layer, soprattutto se non necessario. L'aumento non è eccessivo, ma alcune società preferiscono prima progettare un PCB a 2 layers e solo in un secondo tempo aggiungere un eventuale layer di massa dedicato, il quale può essere aggiunto ad un progetto già completato, semplicemente cambiando le impostazioni del PCB stesso e creando i nuovi Gerber files.

Quando il progetto è complesso e utilizza integrati con contenitori QFN, BGA o comunque con molti pin, l'utilizzo di 4 o più layers aiuta a sbrogliare tutte le piste e poter realizzare il layout facendo uso delle buone regole di progettazione. Quando il numero di layer non è infatti sufficiente, si rischia di dover accettare troppi compromessi che possono compromettere la qualità del sistema.

Molte delle considerazioni tecniche che ho descritto in una singola frase, non devono essere sottovalutate. Non sono stati infatti trattati gli aspetti teorici dietro tali affermazioni. Per cui le varie frasi con affermazioni del tipo "migliore di" devono essere sempre contestualizzate con le dovute condizioni al contorno al fine di poter effettivamente risolvere o approssimare le equazioni relative al problema.

Un esempio per smentire quanto appena detto: il piano di massa quanto più vicino alle piste dei segnali aiuta a ridurre l'induttanza parassita associata alle piste stesse. Se si cerca di migliorare solo questo aspetto, nel caso di segnali ad alta frequenza si potrebbe giungere al punto in cui la capacità parassita, che aumenta con il diminuire della distanza tra il piano di massa e le piste, possa creare un filtro passa basso che limita la banda utile delle piste. Quindi il giusto compromesso deve essere valutato non solo considerando i miglioramenti, ma anche i peggioramenti che si possono avere. Molti di questi aspetti verranno trattati con articoli dedicati.

Impostare KiCad per 4 layer

Per poter impostare 4 layers bisogna andare tra le proprietà del PCB attraverso il tasto della Toolbar presente sul PCB Editor:



Alla pressione viene aperta la finestra di dialogo di Figura 1. In particolare tra le voci di sinistra, bisogna impostare, sotto il menu *Board Stackup* la voce *Physical Stackup*.

Selezionata tale voce, la finestra di dialogo si mostrerà come in Figura 1.

Di default, un nuovo progetto è composto di 2 layer, per cambiare i layer bisogna cambiare il valore da 2 a 4 in alto a sinistra :



A questo punto la finestra di dialogo si aggiorna come mostrato in Figura 2. Si può notare che sono aggiunti nuovi strati definiti *Copper*, ovvero di rame.

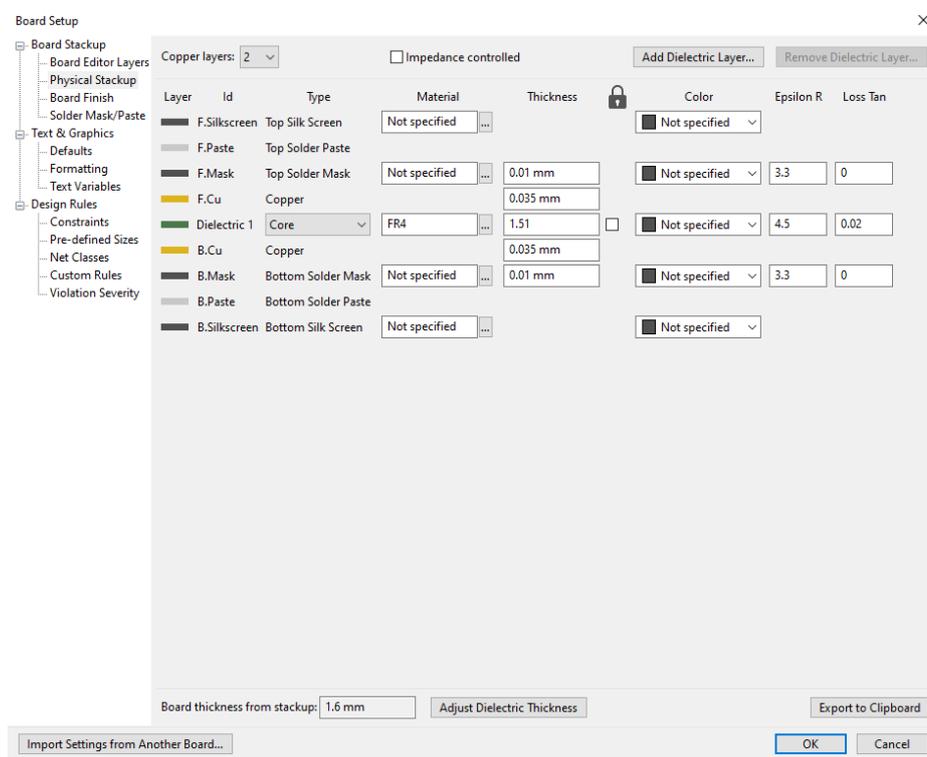


Figura 1: Finestra di dialogo per impostare le proprietà del PCB.

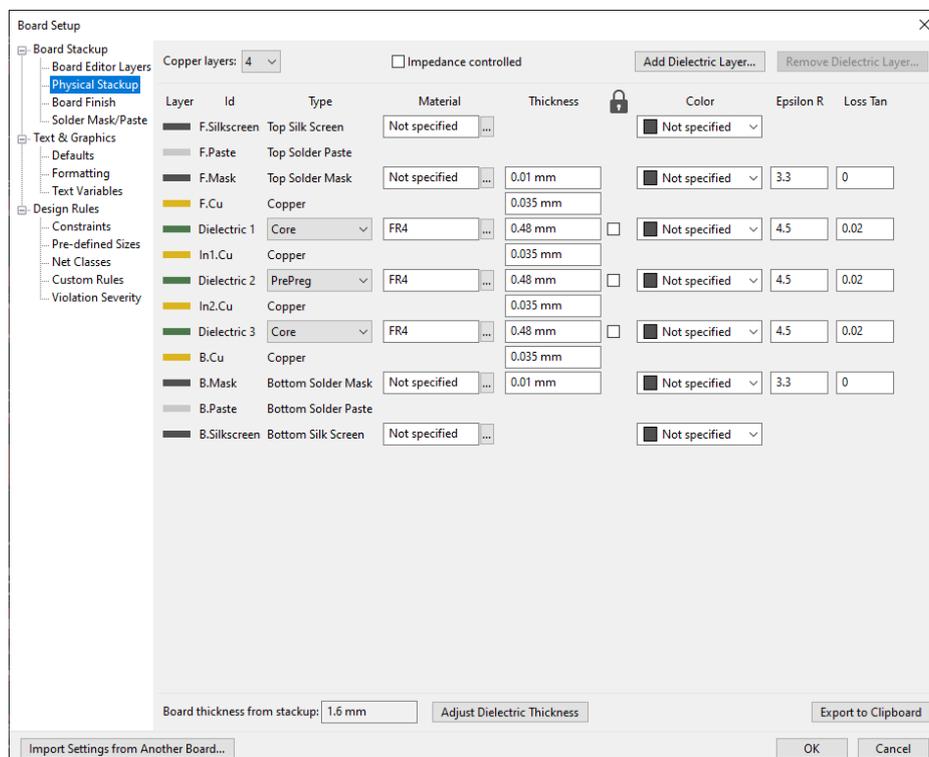


Figura 2: Finestra di dialogo per impostare le proprietà del PCB.

Qualora si dovessero attivare più layer la finestra si aggiorna di conseguenza. In particolare KiCad supporta sino a 32 layer. Il costo dei PCB, con un numero così elevato di layer diventa proibitivo per molte società. Molti produttori di PCB nemmeno supportano questo numero ma al massimo 18-24 layer. Tipicamente questo numero di layer potrebbe essere utilizzato qualora siano presenti FPGA di alto livello, come per esempio nelle stazioni base per cellulari. Oltre ai costi, i tempi di produzione di PCB così complessi, si estende da 1-2 due giorni per 2-4 layers, a diverse settimane.

Una volta selezionati 4 layers, vengono mostrati diversi campi aggiuntivi che è possibile aggiornare. In particolare il materiale del PCB e spessori dei diversi layer.

Per molti progetti questi parametri non devono essere necessariamente modificati, in particolare si può vedere lo standard offerto dal proprio produttore di PCB e se non si hanno ragioni tecniche per usare un altro stacking, è bene prendere il formato standard offerto, che si traduce nel costo più basso.

Per esempio PCBway offre i seguenti [stacking](#) standard. In Figura 3 è mostrato un dettaglio per 4 layers e diversi spessori del rame (1.6mm è lo standard tipico di molti PCB).

		0.4mm	0.6mm	0.8mm	1mm	1.2mm	1.6mm	2mm	2.4mm
Thickness	Copper thick (outer/inner)	Layer No.		StackUp	Laminated chart Thickness				
1.6mm±10%	1/1oz	L1		Copper 18 um-plating to 35um	PP 0.11 mm(2116) dielectric constant 4.29 ± (The DK value is not absolute and will vary depending on the base material's models and thickness.)				
		L2		Core 1.2mm with 1/1 oz Cu	PP 0.11 mm(2116) dielectric constant 4.29 ± (The DK value is not absolute and will vary depending on the base material's models and thickness.)				
		L3		Copper 18 um-plating to 35um	Copper 50um(±5)um-plating to 70um				
		L4		Copper 18 um-plating to 35um	PP 0.11 mm(2116) dielectric constant 4.29 ± (The DK value is not absolute and will vary depending on the base material's models and thickness.)				
1.6mm±10%	2/1oz	L1		Copper 50um(±5)um-plating to 70um	PP 0.11 mm(2116) dielectric constant 4.29 ± (The DK value is not absolute and will vary depending on the base material's models and thickness.)				
		L2		Core 1.2mm with 1/1 oz Cu	PP 0.11 mm(2116) dielectric constant 4.29 ± (The DK value is not absolute and will vary depending on the base material's models and thickness.)				
		L3		Copper 50um(±5)um-plating to 70um	Copper 50um(±5)um-plating to 70um				
		L4		Copper 50um(±5)um-plating to 70um	PP 0.22 mm dielectric constant 4.29 ± (The DK value is not absolute and will vary depending on the base material's models and thickness.)				
1.6mm±10%	2/1.5oz	L1		Copper 50um(±5)um-plating to 70um	PP 0.22 mm dielectric constant 4.29 ± (The DK value is not absolute and will vary depending on the base material's models and thickness.)				
		L2		Core 1mm with 1.5/1.5 oz Cu	PP 0.22 mm dielectric constant 4.29 ± (The DK value is not absolute and will vary depending on the base material's models and thickness.)				
		L3		Copper 50um(±5)um-plating to 70um	Copper 50um(±5)um-plating to 70um				
		L4		Copper 50um(±5)um-plating to 70um	PP 0.22 mm dielectric constant 4.29 ± (The DK value is not absolute and will vary depending on the base material's models and thickness.)				

Figura 3: Stacking standard di PCBWay associato a 4 layers.

Se si accetta lo *stacking* standard non bisogna popolare necessariamente i parametri nella finestra di dialogo di Figura 2. Tali valori sono comunque salvati nel file Job (lavoro) che

può essere o meno condiviso assieme ai file Gerber. Lo *stacking* è di particolare importanza qualora il sistema necessiti di impedenza controllata delle piste. In questa circostanza, è necessario selezionare tale voce nella finestra di dialogo di Figura 2, ma in realtà è fondamentale selezionare tale servizio anche nel momento in cui si invano i file gerber.

In particolare alla pagina in cui si [inviano i file Gerber file](#), si può selezionare la voce *Impedance Control*, come mostrato in Figura 4.

— Additional Options (Castellated holes, Edge Plating, impedance control...) Hide ^

We may add extra cost for these special options which will be confirmed after review.

Peelable Soldermask: ? None ▾ Hole copper thickness: ? None ▾

UL Marking: ? None ▾ Date Code: ? None ▾

<input type="checkbox"/> Half-cut/Castellated Holes ?	<input type="checkbox"/> Edge Plating ?	<input checked="" type="checkbox"/> Impedance control ?
<input type="checkbox"/> Halogen-Free ?	<input type="checkbox"/> Custom Stackup ?	<input type="checkbox"/> Carbon Mask ?
<input type="checkbox"/> Via in pad/ Via filled with resin ?	<input type="checkbox"/> Press-fit holes ?	<input type="checkbox"/> Countersinks/Counterbores ?
<input type="checkbox"/> Z-axis milling ?	<input type="checkbox"/> Black FR4 (black core) ?	<input type="checkbox"/> Embedded Copper PCB ?
<input type="checkbox"/> Embedded Capacitor/Resistor PCB ?	<input type="checkbox"/> Cavity PCB ?	<input type="checkbox"/> Semi-Flex PCB ?
<input type="checkbox"/> Whole/Partially Hybrid PCB ?	<input type="checkbox"/> Backplane PCB ?	<input type="checkbox"/> Leadless Partially Plated Hard Gold ?

Figura 4: Selezione del servizio *Impedance Control*.

Quando si seleziona tale servizio è fondamentale contattare anche il servizio tecnico di PCBWay al fine di accertarsi delle proprietà elettriche con cui fare i primi calcoli per ottenere un'impedenza controllata. L'utilizzo dell'*Impedance Control* richiede quasi sempre un minimo di 4 layers. Infatti, se si volesse avere un'impedenza delle piste di 50ohm, utilizzata in molti sistemi, la larghezza delle stesse potrebbe diventare proibitiva rispetto al caso in cui il piano di massa sia più vicino alle piste di cui bisogna controllare l'impedenza.

Tra i parametri che è possibile impostare per la scheda, ce ne sono altri selezionabili dalle altre voci del menu, sotto *Board Stackup*. Tipicamente, anche in questo caso, sebbene le informazioni siano salvate nel file Job da inviare al produttore dei PCB, è sempre bene discutere le esigenze del progetto con il produttore.

Considerazioni quando si lavora con 4 layer

Quando si lavora con 4 layers, si ha maggiore flessibilità ma il sistema più complesso richiede qualche accorgimento in più al fine di ottenere il massimo dai 4 layers. Spesso i layer potrebbero essere fastidiosi da un punto di vista grafico, per cui è bene attivare solo il layer sul quale si sta lavorando e disattivare i piani di massa. Durante lo sbroglio, i vincoli di forature e vias rimarrebbero comunque visibili per cui si può lavorare comodamente su ogni layer senza dover tenere troppo conto degli altri. Sapere dove passano le linee sensibili analogiche o di segnali digitali (clock bus) è comunque importante, visto che l'attraversamento degli stessi, se non c'è un piano di massa che

separa i layer, deve avvenire in maniera ortogonale.

Posizione ottimale dei layer

Tipicamente il top layer è dedicato ai segnali, al fine di avere accesso anche alle linee stesse durante la fase dei test. Il secondo layer, partendo dall'alto, è spesso il piano di massa. In questo modo la distanza tra piano di massa e segnali è minima. In Figura 3 si può infatti notare che la distanza/spessore dei vari strati non è uguale.

Il terzo layer è spesso un piano di alimentazione, per esempi Vcc. Questo permette di formare un condensatore distribuito con il piano di massa e permettere di avere accesso a Vcc con semplici vias. Poter accedere semplicemente alla massa e Vcc con Vias, significa poter semplificare di molto la distribuzione dell'alimentazione per cui avere più spazio per le piste dei segnali elettrici. Il quarto layer è usato come il top layer per i segnali. Nel caso in cui siano disponibili più layer e più alimentazioni, si possono usare i piani interni per segnali come anche per le altre alimentazioni. Quando si hanno layer a sufficienza, non è insolito avere più piani di massa e far passare nel mezzo le linee di segnali più sensibili e per le quali sia necessario un ottimo controllo dell'impedenza.

Posizionare i fiducial

I *fiducial* sono semplicemente delle piazzole senza foro da posizionare sul lato componenti, sia esso top, bottom o entrambi. Servono come riferimento durante l'assemblaggio automatico dei componenti. Infatti le macchine *pick and place*, quando prelevano il componente elettronico dal *Reel* o *Tape* che lo contiene, lo fotografano per sapere la sua esatta posizione e poter compensare eventuali disallineamenti. Allo stesso modo il PCB viene fotografato dall'alto al fine di sapere come è orientato. Dal momento che i lati del PCB sono tagliati durante la fase di produzione ed hanno un certo errore, il riferimento ottimale non sono i lati ma i *fiducial*. Fotografando componenti prelevati e i *fiducial*, si possono calcolare le rispettive correzioni. Soprattutto per piccoli componenti elettronici, come integrati con pitch (distanza tra pin) di 0.5mm o meno, come anche componenti BGA, la correzione è fondamentale al fine di garantire il corretto posizionamento.

Per aggiungere i fiducial sul PCB, bisogna prevederli sullo schema elettrico, come un qualunque componente, per cui basta cercare il componente *fiducial* tra la lista dei componenti che è possibile aggiungere.

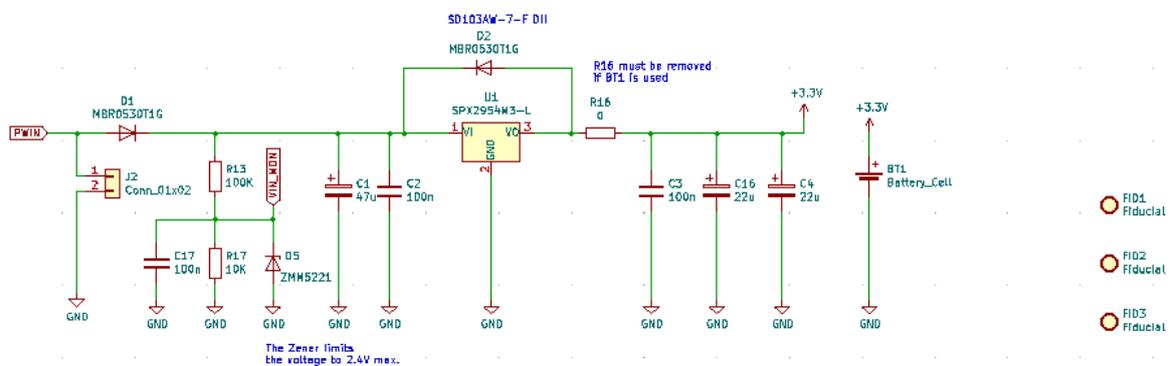


Figura 5: Schema elettrico con l'aggiunta dei fiducial.

Allo stesso modo dei componenti, bisogna poi assegnare un'impronta (footprint), come

mostrato in Figura 6. In particolare è presente una libreria *fiducial* dalla quale è possibile scegliere diversi tipi. Le varianti hanno diversi valori di diametro e dimensione del *solder mask*. In generale la dimensione del PCB vincola per la dimensione massima che si può accettare.

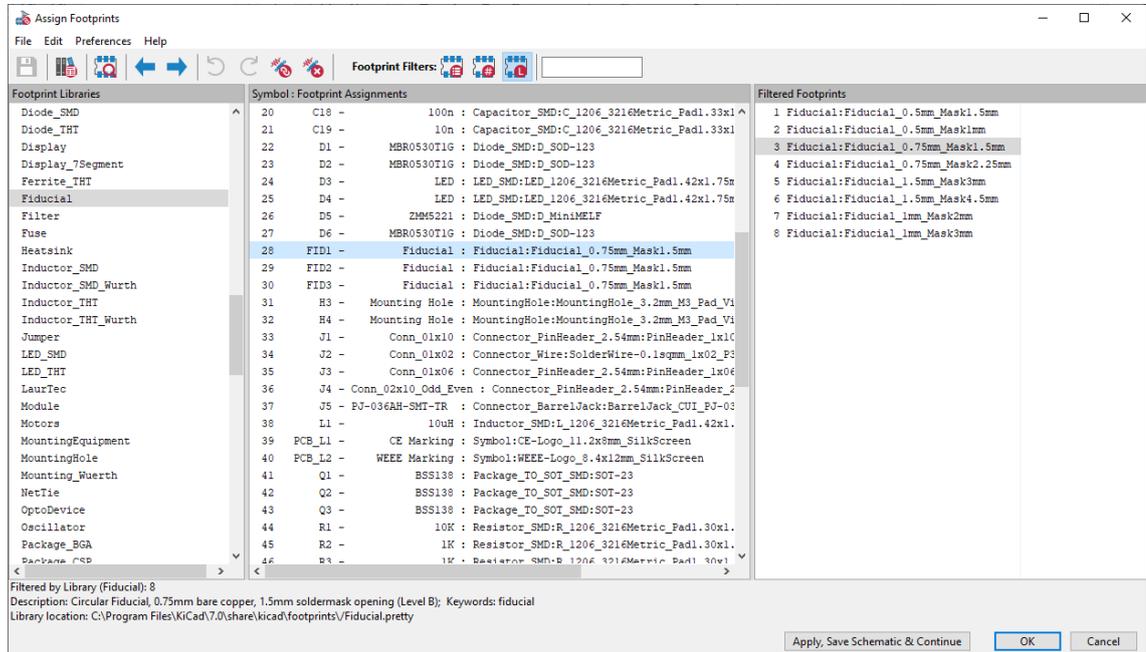


Figura 6: Assegnazione delle dimensioni del fiducial.

Quando si lavora sul PCB Editor, i *fiducial* compaiono come dei *pad* che si possono posizionare a piacimento. In generale è bene non allinearli e posizzionarli in prossimità del bordo del PCB al fine di permettere una corretta e più accurata identificazione della posizione del PCB. Un esempio del posizionamento di due fiducial è mostrato in Figura 7. I *fiducial* si presentano come due piazzole ramate.

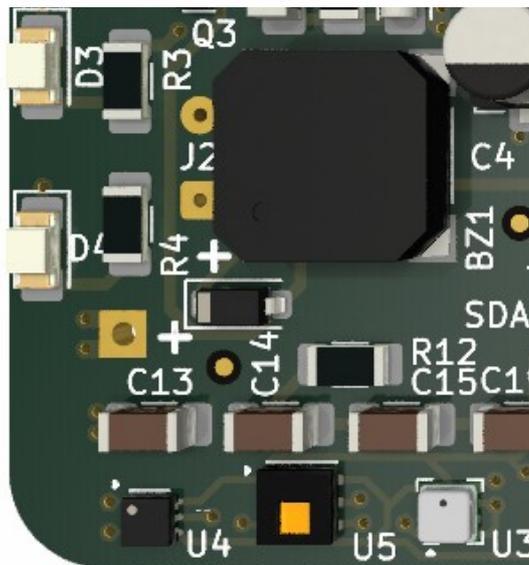


Figura 7: Esempio di posizionamento di due fiducial.

- Creare Test points

Quando il sistema diventa complesso, è bene avere dei *test points* (*pads* dedicati al test), che possono permettere di testare il PCB, almeno per alcuni segnali particolari, in maniera pratica. Qualora si dovesse realizzare una *fixture* dedicata al test, i *test points* diventano il punto di contatto dei pogo-pin ovvero pin di contatto con molla al fine di permettere un contatto idoneo con il PCB. I test point, allo stesso modo dei *fiducial*, vanno aggiunti a livello di schema elettrico. All'assegnazione del *footprint* al test point, si può selezionare la libreria Test point e selezionare quello più idoneo, come mostrato in Figura 8. In alcuni casi si può preferire un pad con foro mentre altre volte un pad senza foro. Il pad con foro aggiunge dell'induttanza parassita, per cui è da evitarsi con linee di segnali sensibili. Anche un semplice test point su linee sensibili ad alta frequenza dovrebbero essere evitate.

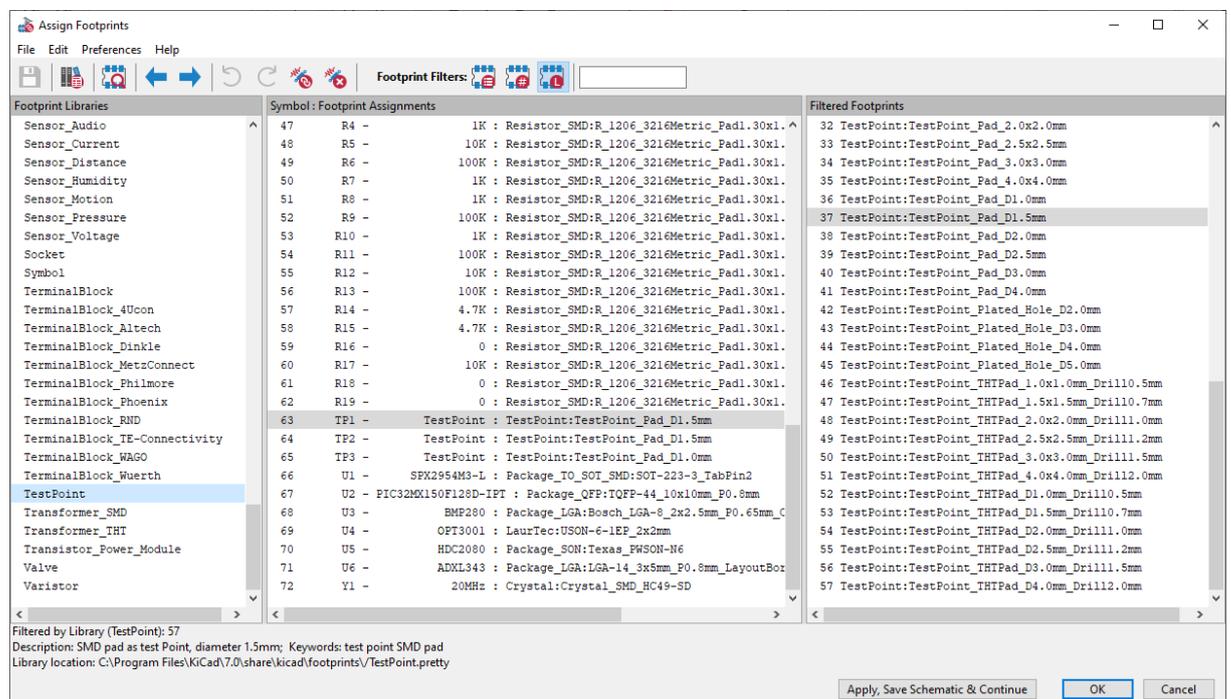


Figura 8: Esempio di selezione del test point.

Anche in questo caso dal lato PCB editor, i test point si presentano come semplici pad da posizionare sulla linea di interesse, in questo caso però hanno un collegamento elettrico. Il collegamento è controllato durante l'ERC (Electrical Rule Check). La posizione ottimale del test point può dipendere dall'accesso che si vuole conferire e dalle caratteristiche elettriche del segnale. In alcuni casi basta il posizionamento sulla linea da monitorare, evitando eventuali vincoli meccanici che potrebbero limitare l'accesso, mentre in altri casi si potrebbe preferire portare i test point tutti su un lato. Questa soluzione si adotta nel caso di alimentazioni ma è più insolito per linee dati, al fine di non rendere il layout non ottimale. I test point non devono essere una priorità tale da creare un PCB non ottimale, ma alcuni compromessi si possono fare.

Frequentemente, come test point, si scelgono le alimentazioni, oltre a segnali speciali, come per il bus I2C, SPI (Figura 9). Le alimentazioni come test point permettono un

modo veloce di testare le alimentazioni ed eventuali cortocircuiti tra le stesse. Inoltre durante il test dei PCB per mezzo di una fixture, potrebbero anche essere i punti per permettere di fornire l'alimentazione al PCB.

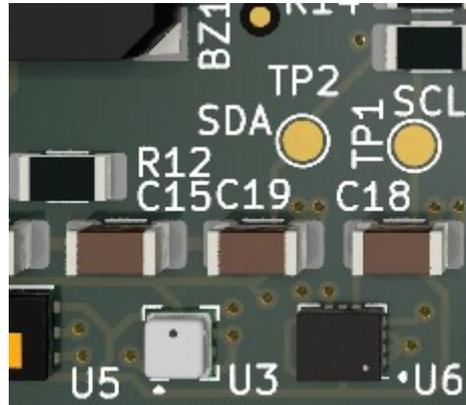


Figura 9: Esempio di posizionamento dei test point.

Numerazione dei layer

La complessità del sistema derivante dal maggiore numero di layer, può richiedere anche qualche passo aggiuntivo per garantire che i layer siano prodotti e posizionati nel punto giusto. Per limitare problemi, i file Gerber sono nominati in maniera idonea al fine di poter tirar fuori tale informazione semplicemente dal nome del file stesso. In KiCAD 7, la Figura 10, mostra la nomenclatura standard utilizzata.

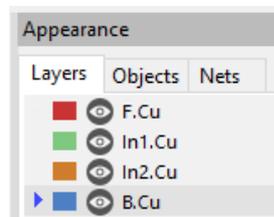


Figura 10: Nome dei layer in KiCAD 7.

In particolare:

- F.Cu : superficie Frontale di rame (*Front*)
- In1.CU: superficie interna 1 di rame (*Inner*)
- In2.CU: superficie interna 2 di rame (*Inner*)
- B.Cu: superficie inferiore di rame (*Bottom*)

Oltre a questo aspetto, durante la fase di caricamento dei file Gerber, potrebbe essere richiesto di specificare nei commenti lo *stacking* e nomi dei vari layer, e questo deve far uso degli stessi nomi dei file Gerber che si stanno inviando. Per esempio si potrebbe estendere il nome dei file scrivendo:

- Front / Top layer: F.Cu
- Inner layer 1 : In1.CU
- Inner layer 2 : In2.CU

- Bottom Layer: B.Cu

In questo modo si può limitare ulteriormente la possibilità che ci siano degli errori. In generale, sbagliare layer, se i via sono passanti, non porta grandi problemi da un punto di vista di conducibilità elettrica. Il punto A sarà collegato al punto B, C al D e tutto sarà testato correttamente in DC. Ciononostante, abbiamo già visto che la posizione internal dei vari layer non è simmetrica, ed in particolare avere il Layer 1 sotto il top layer può avere diversi benefici. Se si è fatto un PCB con l'intenzione di avere un'impedenza controllata (si potrebbe richiedere di testarla per ogni PCB), l'impedenza non sarebbe come progettata, qualora i layer non fossero incollati nella sequenza giusta.

Nel caso di 4 layer, c'è un trucco aggiuntivo che si può usare, sfruttando la trasparenza del materiale standard FR4. Il trucco sotto non funzionerebbe se si dovessero usare materiali non trasparenti (ceramici) o varianti FRA colorate internamente (PCB scuri).

Il trucco sta nel creare una finestra “passante” su ogni layer, creando una *Keep out area*, ovvero un'area per tenere fuori piste, vie o altro. In questo modo si crea una trasparenza tra i vari layer. Per fare questo bisogna usare il comando della Toolbar laterale destra:



questo permetterà di tracciare il rettangolo di “*Keep out*” nei vari layer, aggiungendo una regola. In particolare la Figura 11 mostra le opzioni che è possibile aggiungere.

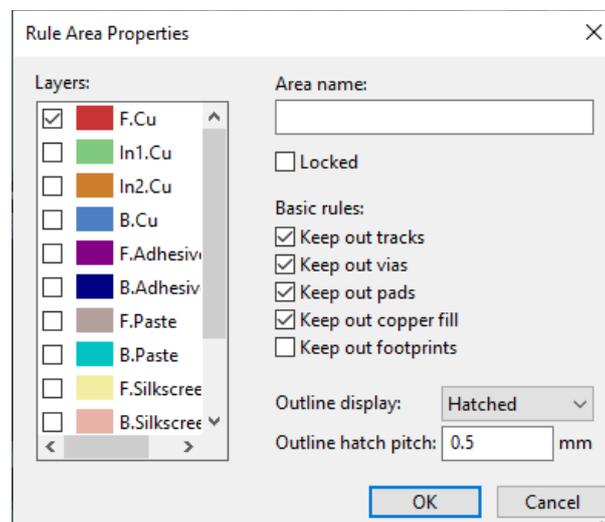


Figura 11: Opzioni *Keep out*.

In primo luogo si deve selezionare il layer a sinistra e poi selezionare i check box come a destra, per evitare di avere tracce vias o altro. Tale regole saranno controllare in fase finale e segnalate come errori. L'operazione deve essere ripetuta per ogni layer. Alcuni compromessi sui check box può essere fatta su ogni progetto.

All'interno della finestra creata, per ogni layer, si aggiunge il numero del layer usando il layer di rame. In particolare basta aggiungere il numero sul layer In1.Cu e In2.Cu, infatti il layer Front e Bottom, si presume che possano essere riconosciuti senza problemi. Un esempio esempio della finestra creata è mostrata in Figura 12.

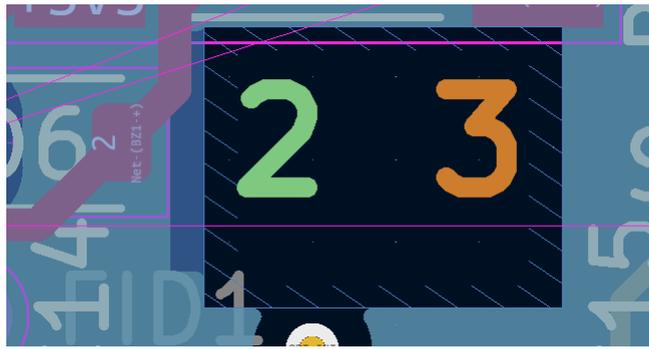


Figura 12: Opzioni Keep out.

Quando si riceve il PCB, si può eseguire un semplice test per verificare che i vari layer siano stati posizionati correttamente durante il processo di produzione. Il test consiste nel mettere contro luce il PCB e osservare la finestra creata.

Osservando il PCB dal lato frontale, tipicamente, si vedrà solo il numero 2. Se la fonte di luce è forte si potrà intravedere anche il 3 ma il 2 sarà più chiaro. Allo stesso modo, girando il PCB e osservando il lato Bottom, sarà possibile vedere il numero 3.

Usando un indice di numero più o meno chiaro, questo semplice test potrebbe essere utilizzato anche per 6 layer. Per un numero maggiore di layer, non è poi possibile distinguere in maniera chiara la profondità a cui sono posti i vari layer. Mettendo semplici linee su ogni layer, piuttosto che un numero, si dovrebbe notare un effetto a scala a sfumare, della nitidezza delle linee.

Conclusioni

Realizzare un PCB a 4 layers, o comunque con un numero di layers superiore a 2, aumenta i costi del sistema, ma offre numerosi vantaggi tecnici. Tra i principali vantaggi vi è quello di poter rendere il layout più compatto senza sacrificare il layer dedicato alla massa e all'alimentazione principale. Questo aiuta a rendere il sistema molto più robusto da un punto di vista delle interferenze elettromagnetiche. Un numero superiore di layer offre inoltre la possibilità di utilizzare integrati più complessi. Spesso questo si traduce in complessità tali da dover far realizzare l'assemblaggio a produttori specializzati. Nel Capitolo si è mostrato inoltre come supportare questo aspetto con semplici accorgimenti progettuali, come l'aggiunta di *fiducial*, test point o numerazione dei layer.

Bibliografia

- [1] www.LaurTec.it: sito dove scaricare la guida KiCad e gli altri Capitoli associati al corso.
- [2] www.PCBWay.com: Sponsor ufficiale del corso.
- [3] Stacking PCB: www.pcbway.com/multi-layer-laminated-structure.html

PCBWay

PCBWay è tra i produttori di PCB più esperti per la prototipazione e la produzione di piccoli volumi in Cina. PCBWay si impegna a soddisfare le esigenze dei clienti di diversi settori in termini di qualità, consegna e convenienza. Con anni di esperienza accumulata nel settore, PCBWay ha clienti da tutto il mondo. Il marchio è diventato la prima scelta per i clienti, grazie alla sua elevata forza e servizi speciali, come:

- Prototipazione PCB e produzione schede FR-4 e Alluminio, ma anche PCB avanzati come schede Rogers, HDI, Flexible e Rigid-Flex.
- Assemblaggio PCB.
- Servizio di impaginazione e progettazione.
- Servizio di stampa 3D.

History

Data	Versione	Autore	Revisione	Descrizione Cambiamento
14.03.23	1.0	Mauro Laurenti	Mauro Laurenti	Versione Originale.